

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 63298035 A

(43) Date of publication of application: 05 . 12 . 88

(51) Int. Cl

G01N 21/88

H01L 21/66

(21) Application number: 62131814

(71) Applicant: TOSHIBA CORP

(22) Date of filing: 29 . 05 . 87

(72) Inventor: TERADA SHIGEKI

(54) DEFECT INSPECTING DEVICE

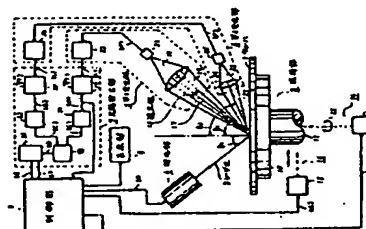
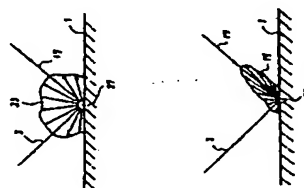
(57) Abstract:

PURPOSE: To discriminate between dust and a defect and to detect the defect by projecting laser light on a body to be inspected, providing a 1st photodetection part which photodetects scattered light due to the dust and defect and a 2nd photodetection part which photodetects only scattered light due to the dust, and detecting the defect.

CONSTITUTION: A wafer 1 as an object of defect inspection is sucked at a specific position on a table and positioned in its radial and circumferential directions. Then the laser light 3 from a projection part 4 is projected on the wafer 1 at an angle  $\theta_1$  of incidence. At this time, its regularly reflected light is cut off by a light shield plate 18. If the wafer has dust 27 or a defect 28 on it, scattered light beams 19 and 23 are photodetected by photodetecting elements 21 and 25. Electric signals from the elements 21 and 25 are supplied to a defect detection part 7 through amplifiers 22 and 26. If there is the defect 28, the scattered and reflected light 19 is photodetected only by the element 21 and if the dust 27 is present, the scattered and reflected light 23 is photodetected by the elements 21 and 25. A detection part 7 supplies the outputs of

binary coding circuits 29 and 30 to multivibrators 31 and 32 and an AND circuit 33 discriminates between the dust and defect.

COPYRIGHT: (C)1988,JPO&Japio



## ⑫ 公開特許公報(A)

昭63-298035

⑤ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)12月5日

G 01 N 21/88

J-7517-2G

E-7517-2G

H 01 L 21/66

J-6851-5F

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 欠陥検査装置

⑯ 特 願 昭62-131814

⑰ 出 願 昭62(1987)5月29日

⑱ 発 明 者 寺 田 茂 樹 神奈川県横浜市磯子区新杉田町8 株式会社東芝生産技術  
研究所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 則 近 憲 佑 外1名

## 明 細 書

## 1. 発明の名称

欠陥検査装置

## 2. 特許請求の範囲

被検査物に測定光を投射する投光部と、上記測定光の上記被検査物からの正反射光の光路に沿った散乱反射光を受光して光電変換して第1光電信号を出力する第1受光素子と、上記正反射光の光路からはずれた位置を通る上記被検査物からの散乱反射光を受光して光電変換して第2光電変換信号を出力する第2受光素子とを具備し、上記第1及び第2光電信号に基づいて上記被検査物の欠陥検査を行う欠陥検査装置において、上記第1光電信号を入力しあらかじめ設けられた閾値に基づいて第1の2値化信号を出力する第1の2値化回路と、上記第2光電信号を入力しあらかじめ設けられた閾値に基づいて第2の2値化信号を出力する第2の2値化回路と、上記第1の2値化信号を入力して所定のパルス幅の第1パルス信号を出力する第1のパルス信号発生回路と、上記第2の2値

化信号を入力して所定のパルス幅の第2パルス信号を出力する第2のパルス信号発生回路と、上記第1及び第2パルス信号を入力してゲートパルス信号を出力するゲート回路と、上記第1の2値化信号及び上記ゲートパルス信号を入力して上記被検査物の欠陥の有無を判定する判定回路とを具備することを特徴とする欠陥検査装置。

## 3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、例えばLSIなどの半導体装置の製造プロセスにおいて各種パターンの欠陥を光学的に検査する欠陥検査装置に関する。

(従来の技術)

近時、LSIなどの半導体装置の表面欠陥検査の自動化が進んでいる。この場合の欠陥検査は、光学的に非接触で行うものがほとんどである。とりわけ、被検査体からの欠陥情報を示す反射光を積分球にて集光する方式が普及している。たとえば、第1図は、その一例を示すものであるが、半

導体レーザ装置(A)から、レーザ光(B)を光路体(C)を経由して入射角 $\theta$ でウェーハ(D)に投射し、このときの散乱反射光を積分球(E)にて集光したのち、この積分球(E)に連設された光電子増倍管(F)にて受光し、光電変換するようにしている。この場合、ウェーハ(D)からの正反射光は、積分球(E)に穿設された通孔(G)を経由して外部に逃すようにしている。

ところで、ウェーハ(D)上には、通常、検出対象であるキズ、クボミなどの欠陥の他に、直接の検出対象ではないダストなどが付着している。しかるに、上記積分球を用いる欠陥検出方法では、ダストに起因する散乱光も、欠陥に起因する散乱光と同時に集光してしまふため両者を混同してしまふ不具合をもっている。つまり、従来の欠陥検出方法では、後プロセスで洗浄により除去されるダストを欠陥と誤認する欠点をもっているため、製品歩留にも少なからず悪影響を及ぼしていた。

(発明が解決しようとする問題点)

本発明は、従来の積分球を用いる欠陥検出に

入射角 $\theta_1$ にて投射する投光部(4)と、上記ウェーハ(1)からのレーザ光(3)を反射角 $\theta_1$ 位置にて受光し光電変換する第1受光部(5)と、ウェーハ(1)からのレーザ光(3)を反射角 $\theta_2$ 位置にて受光し光電変換する第2受光部(6)と、これら第1及び第2受光部(5)、(6)からの電気信号SL1、SL2に基づいてウェーハ(1)上の欠陥又はダストの存在を示す信号SB1、SDを出力する欠陥検出部(7)と、信号SB1、SDが入力された時点における保持部(2)の位置を記憶するとともに保持部(2)によるウェーハ(1)の位置決め制御を行う制御部(8)と、この制御部(8)に記憶されているウェーハ(1)の欠陥情報を表示するプリンタ、ブラウン管等の表示部(9)とから構成されている。しかして、保持部(2)は、ウェーハ(1)を着脱自在に真空吸着する円盤状のテーブル10と、このテーブル10の下端部に同軸に連結された回転軸11及びこの回転軸を矢印12方向に回転駆動するステッピングモータ13を有しウェーハ(1)の周方向の位置決めを行う第1位置決め部14と、この第1位置決め部14及びテーブル10を一体的に支持する支持体(図示

内在する問題点を顧慮してなされたもので、ダストと欠陥を峻別して高精度欠陥検出が可能な欠陥検査装置を提供することを目的とする。

(発明の構成)

(問題点を解決するための手段と作用)

被検査物にレーザ光を投射する投光部と、ダスト及び欠陥による散乱光を受光する第1受光部とダストによる散乱光のみを受光する第2受光部と、第1及び第2受光部から出力された光電変換信号に基づいて欠陥検出を行う欠陥検出部とからなり、ダストと欠陥とを峻別して、欠陥のみを抽出できるようにしたものである。

(実施例)

以下、本発明の一実施例を図面を参照して詳述する。

第1図は、この実施例の欠陥検査装置を示している。この装置は、被検査物である半導体装置用のシリコン(Si)製ウェーハ(1)を着脱自在且つ同軸的に保持して位置決めする保持部(2)と、この保持部(2)に保持されているウェーハ(1)にレーザ光(3)を

せず)及びこの支持体に係合する送りねじ(図示せず)及びこの送りねじを回転駆動するステッピングモータ13を有しウェーハ(1)の径方向の位置決めを行う第2位置決め部15とからなっている。そして、ステッピングモータ13、15は、それぞれ制御部(8)から出力された制御信号S $\theta$ 1、S $\theta$ 2により駆動され、ウェーハ(1)が所定位置に位置決めされるようになっている。一方、投光部(4)は、保持部(2)近辺に配設された例えばヘリウム・ネオン(He-Ne)レーザ装置又は半導体レーザ装置からなるもので、出射されたレーザ光(3)のウェーハ(1)上における入射角 $\theta_1$ は、30度~80度の範囲に設けられている。この投光部(4)は、制御部(8)からの制御信号S $\theta$ により発振制御が行われる。他方、第1受光部(5)は、レーザ光(3)のウェーハ(1)からの正反射光路17(反射角 $\theta_1$ となる。)上に設けられレーザ光(3)の正反射部分のみを遮断する円盤状の遮光板18と、レーザ光(3)の正反射光路17近傍を通過する散乱光19を集光する集光レンズ20と、この集光レンズ20による散乱光19の集光位置に設けら

れ集光された散乱光⑨を受光量に応じて光電変換し電気信号SP1を出力する例えばフォトダイオード、フォトランジスタ、光電子増倍管等の受光素子②と、電気信号SP1を入力して増幅し電気信号SL1を出力する増幅器③とからなっている。また、第2受光部⑥は、レーザ光③のウェーハ①からの反射角 $\theta_2$ 位置にて散乱光⑨を入射して集光する位置に設けられた集光レンズ④と、この集光レンズ④による散乱光⑨の集光位置に設けられ集光された散乱光⑨を受光量に応じて光電変換し電気信号SP2を出力する例えばフォトダイオード、フォトランジスタ、光電子増倍管等の受光素子④と、電気信号SP2を入力して増幅し電気信号SL2を出力する増幅器⑤とからなっている。ところで、第2図は、ウェーハ①上にダスト⑦があるときこのダスト⑦にレーザ光③が投射されたときの散乱光強度分布を示しているが、このときの散乱光⑨の強度は、ダスト⑦を中心として全域にわたってほぼ均等となっている。これに対して、第3図は、ウェーハ①上にキズ、クボミなどの欠陥⑧が存在

するとき、この欠陥⑧にレーザ光③が投射されたときの散乱光強度分布を示しているが、このときの散乱光⑨の強度は、レーザ光③の正反射光路⑩近傍に偏在している。つまり、正反射光路⑩からはずれた場所においては、散乱光⑨を検出することはできないが、散乱光⑨は検出することができる。逆に、正反射光路⑩近傍にては、両方の散乱光⑨、⑨を検出することができる。よって、このことを利用することによりダスト⑦と欠陥⑧とを峻別して、欠陥⑧のみを抽出することができる。そこで、前記反射角 $\theta_1$ 、 $\theta_2$ の差 $\Delta\theta$ は、20度～50度に設定されている。しかして、前記欠陥検出部⑦は、電気信号SL1を入力して論理レベル「0」又は「1」に2値化する閾値VT1が設定された2値化回路④と、電気信号SL2を入力して論理レベル「0」又は「1」に2値化する閾値VT2が設定された2値化回路④と、上記2値化回路④の出力側に入力側が接続されたマルチバイブレータ③と、上記2値化回路④の出力側に入力側が接続されたマルチバイブレータ③と、これらマルチバイブレー

タ③、③の出力側に入力側が接続されたAND回路③と、このAND回路③の出力側に入力側が接続されたラッチ回路④とからなっている。しかして、マルチバイブレータ③、③は、2値化回路④、④から出力された2値化信号SB1、SB2の立上りをトリガとして、設定時間 $\Delta T$ だけ、論理レベル「1」の信号SC1、SC2を出力するように設けられている。一方、AND回路③は、信号SC1、SC2を入力して、両者の論理レベルの論理積をとるものである。また、ラッチ回路④は、AND回路③からの信号SDが示す論理レベルをラッチして、ラッチした論理レベルを示す信号SEを制御部⑧に出力するようになっている。しかして、制御部⑧は、2値化信号SB1も得られるよう2値化回路④にも接続されている。そして、この制御回路⑧では、2値化信号SB1の立上りから、時間 $\Delta T$ より長い時間 $\Delta T'$ 、 $\Delta T'$ にわたって、ラッチ回路④からの信号SEの論理レベルを記憶し、この時間 $\Delta T'$ 、 $\Delta T'$ が経過すると、リセット信号SRをラッチ回路④に出力し、ラッチ内容を論理値「0」にクリアするようになっ

ている。なお、 $\Delta T'$ 、 $\Delta T'$ は、信号SEの後縁立下りに同期して出力されるよう設定されている。

つぎに、上記構成の欠陥検査装置の作動について述べる。

まず、欠陥検査対象であるウェーハ①をテーブル④の所定位置に真空吸着させる。ついで、制御部⑧から制御信号S01、S02をステッピングモータ③、③に印加し、ウェーハ①の径方向及び周方向の位置決めを行う。つまり、制御信号S01、S02によりウェーハ①上における欠陥検査座標がわかる。つづいて、制御信号S0により投光部④からレーザ光③をウェーハ①に入射角 $\theta_1$ にて投射する。このときウェーハ①からのレーザ光③の正反射光は遮光板⑧により遮断される。しかし、ウェーハ①上にダスト⑦又は欠陥⑧があるときは、散乱光⑨、⑨が受光素子②、④にて受光され、受光量に比例した電圧を有する電気信号SP1、SP2に変換される。これら電気信号SP1、SP2は、増幅器③、⑤にてアナログ電気信号SL1、SL2に増幅される。ついで、これら電気信号SL1、SL2は、2値化回

路四、四にて2値化信号SB1、SB2に2値化される。ここで、ウェーハ(1)上に欠陥四が存在するときは、第3図に示すように、そのとき生じる散乱反射光四は、受光素子四のみにて受光される。よって、電気信号SL1は、閾値VT1より大きく、他方の電気信号SL2は、閾値VT2よりも小さくなる。したがって、第4図に示すように、2値化信号SB1、SB2の論理レベルは、それぞれ「1」、「0」となる。その結果、信号SB1は、制御部(6)及びマルチバイブレータ四に出力される。そして、マルチバイブレータ四にては、信号SB1の前縁立上りをトリガとして、時間 $\Delta T$ だけ、論理レベル「1」の信号SC1がAND回路四に出力される。一方、信号SB1は、時間 $\Delta T$ 中、一貫して論理レベル「0」であるので、マルチバイブレータ四からの信号SC2の論理レベルも、時間 $\Delta T$ 中、一貫して「0」となる。その結果、AND回路四からの信号SDの論理レベルも「0」となり、この論理レベルは、ラッチ回路四から信号SEにより制御部(8)に伝えられる。かくして、制御部(8)にては、論理レベル

位相がずれたり、あるいは、信号SL1の領域四中に信号SL2の領域四が含まれる場合がある。もし、信号SB1のみにて欠陥判定を行った場合、前者は、「欠陥あり。」と誤認されやすく、また、後者は、「ダストの前後に二つの欠陥あり。」と誤認されやすい。つまり、前者においては、第5図に示すように、信号SB1、SB2の波形P1、P2は、時間的に離間し、また、後者においては、信号SB1の波形P3中に、信号SB2の波形P4が含まれる。しかしながら、マルチバイブレータ四、四からの信号SC1、SC2の波形P5、P6並びに波形P7、P8は、一部分に重なる。したがって、AND回路四からの信号は、時間 $\Delta T1$ 、 $\Delta T2$ 中において論理レベル「1」となる。このときの論理レベルは、ラッチ回路四にてラッチされ、時間 $\Delta T3$ 中、論理レベル「1」の信号SEが制御部(8)に出力される。しかし、この制御部(8)にては、時間 $\Delta T'$ 中、論理レベル「1」の信号SB1、SEを入力する。その結果、前と同様に、最終的に「ダストあり。」の判定を下し、時間 $\Delta T'$ 、 $\Delta T'$ 経過後、リセット信号SRが

「1」の信号SB及び論理レベル「0」の信号SEを入力し、最終的に、「欠陥あり。」の判定を下す。つぎに、ウェーハ(1)上にダスト四が存在するときは、第2図に示すように散乱反射光四は、両方の受光素子四、四にて受光される。よって、電気信号SL1、SL2は、いずれも閾値VT1、VT2よりも大きくなり、2値化信号SB1、SB2の論理レベルは、いずれも「1」となる。したがって、マルチバイブレータ四、四からは、時間 $\Delta T$ 中、論理レベル「1」の信号SC1、SC2がAND回路四に出力される。その結果、AND回路四からは、時間 $T$ 中、論理値「1」の信号SDがラッチ回路四に出力される。ついで、ラッチ回路四からは、論理値「1」の信号SEが、同じく2値化回路四から出力された論理値「1」の信号SB1とともに、制御部(8)に出力される。かくして、制御部(8)にては、入力した信号SB、SEの論理レベルがいずれも「1」であることにより、最終的に、「ダストあり。」の判定を下す。ところで、ウェーハ(1)上にダスト四が存在する場合、信号SL1、SL2の領域四、四のように

ラッチ回路四に出力され、ラッチ内容がクリアされる。以上のような制御部(8)における判定アルゴリズムをまとめると下表のようになる。つまり、論理レベルが、信号SB1と信号SEいずれも

	欠陥あり	ダストあり	欠陥・ダストなし
信号 SB1	「1」	「1」	「0」
信号 SE	「0」	「1」	「0」

「1」のときは、「ダストあり。」と判定され、また、信号SB1が「1」及び信号SEが「0」のときは、「欠陥あり。」と判定される。そして、信号SB1と信号SEが、いずれも「0」のときは、「欠陥・ダストなし。」つまり「正常」と判定される。

以上のように、この実施例の欠陥検査装置によれば、ウェーハ(1)上の欠陥四とダスト四を峻別し、欠陥四のみを、<sup>第6図で示すように、</sup>高精度かつ高能率で検出することができる。つまり、この装置によれば洗浄により容易に除去できるダスト四を欠陥四と誤認する虞がなくなる。したがって、製品歩留の無用な低下を

防止できるとともに、生産性向上にも役立つ。

なお、上記実施例においては、欠陥判定は、欠陥検出部(7)にてハード的に行っているが、メモリに信号SB1, SB2をいったん格納し、ソフト的に欠陥検出を行うようにしてもよい。さらに、ウェーハ(1)の位置決めは、投光部側及び受光部側を一体的に動かすことにより相対的に行ってもよい。さらに、検査対象についてもSIウェーハに限定されることなく、何にでも適用できる。

#### 〔発明の効果〕

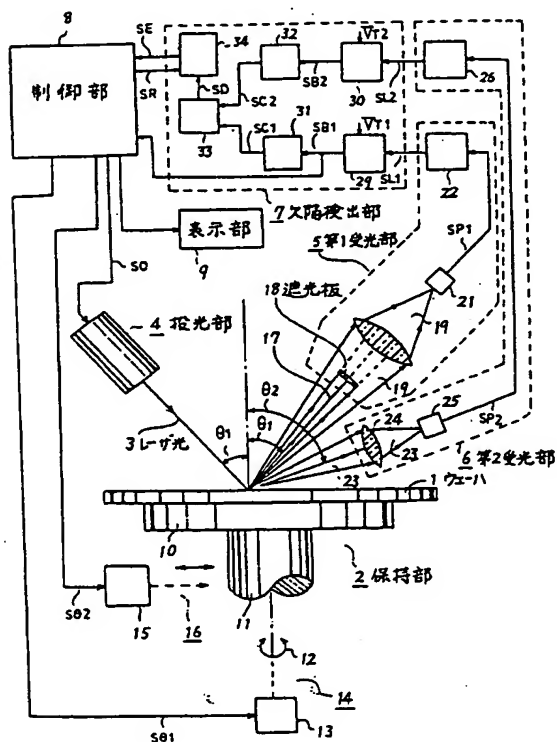
本発明の欠陥検査装置は、被検査物上の検査対象外のダストと検査対象である欠陥とを識別して、欠陥のみを高精度かつ高能率に検査することができる。よって、洗浄により容易に除去できるダストを欠陥と誤認する虞がほとんどなくなり、製品歩留の無用な低下を防止できるとともに、生産性向上にも寄与することができる。

#### 4. 図面の簡単な説明

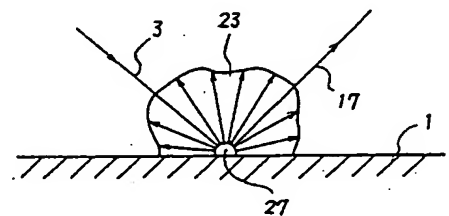
第1図は本発明の一実施例の欠陥検査装置の構成図、第2図乃至第5図は同じく欠陥検査の説明

図、第6図は欠陥検査結果を示す図、第7図は従来の欠陥検査装置の説明図である。

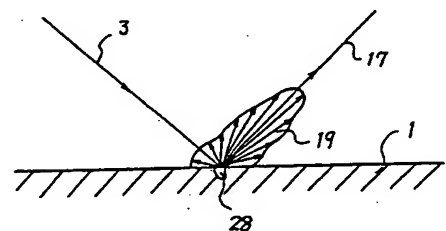
- (1) … ウェーハ (被検査物),
- (3) … レーザ光,                      (5) … 第1受光部,
- (6) … 第2受光部,                      (7) … 欠陥検出部,
- (8) … 制御部 (判定回路),
- (17) … 正反射光路,                      (18) … 遮光板,
- (19) … 散乱光,
- (20) … 集光レンズ (第1光学系),
- (21) … 受光素子 (第1 ———),
- (23) … 散乱光,
- (24) … 集光レンズ (第2光学系),
- (25) … 受光素子 (第2 ———),
- (27) … 2値化回路 (第1の ———),
- (28) … 2値化回路 (第2の ———),
- (30) … マルチバイブレータ (第1のパルス信号発生回路),
- (32) … マルチバイブレータ (第2のパルス信号発生回路),
- (33) … AND回路 (ゲート回路)。



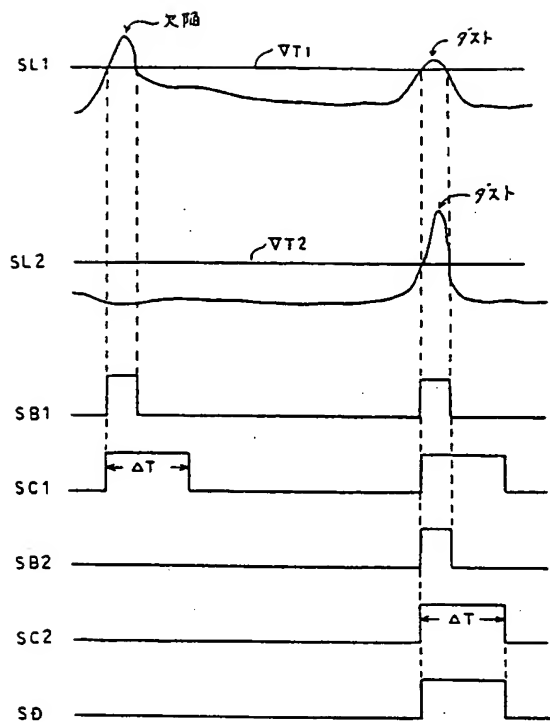
第1図



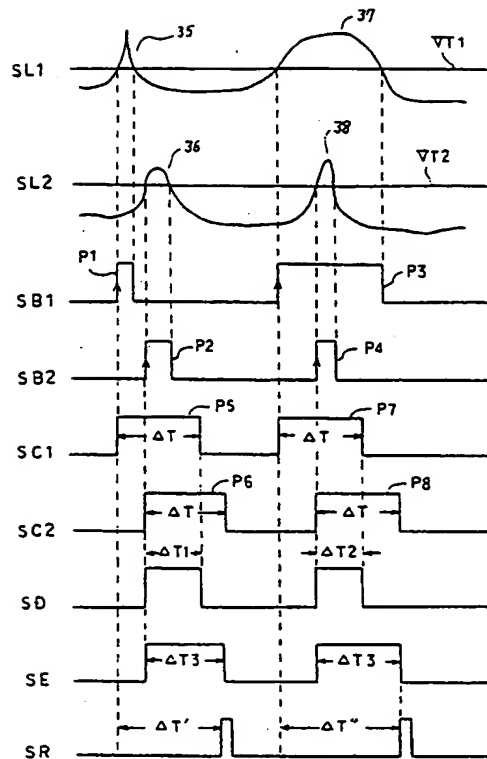
第2図



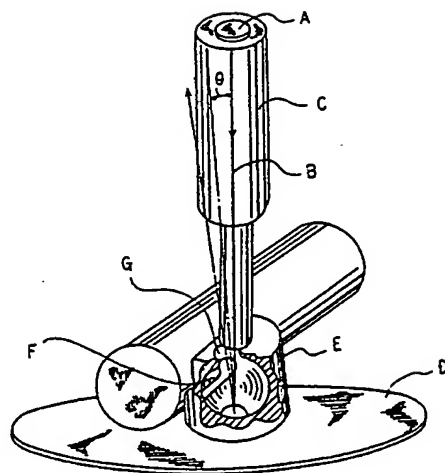
第3図



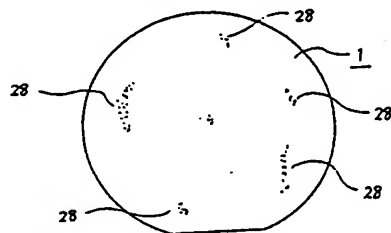
第 4 図



第 5 図



第 7 図



第 6 図

防止できるとともに、生産性向上にも役立つ。

なお、上記実施例においては、欠陥判定は、欠陥検出部(7)にてハード的に行っているが、メモリに信号SB1, SB2をいったん格納し、ソフト的に欠陥検出を行うようにしてもよい。さらに、ウェーハ(1)の位置決めは、投光部側及び受光部側を一体的に動かすことにより相対的に行ってもよい。さらに、検査対象についてもSiウェーハに限定されることなく、何にでも適用できる。

#### 〔発明の効果〕

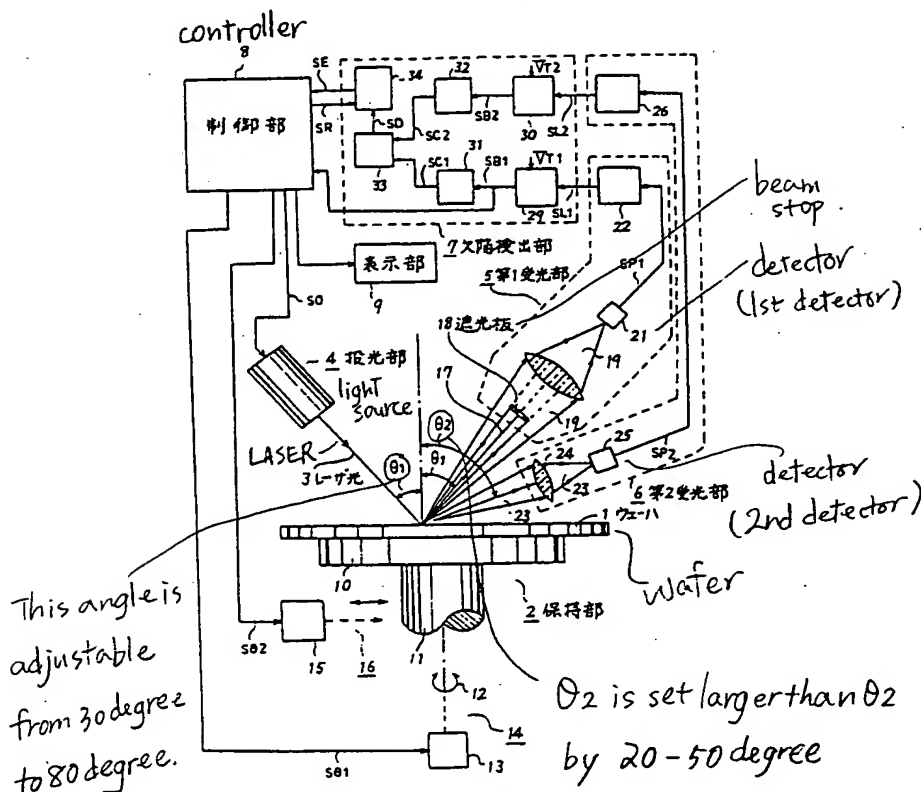
本発明の欠陥検査装置は、被検査物上の検査対象外のダストと検査対象である欠陥とを識別して、欠陥のみを高精度かつ高能率に検査することができる。よって、洗浄により容易に除去できるダストを欠陥と誤認する虞がほとんどなくなり、製品歩留の無用な低下を防止できるとともに、生産性向上にも寄与することができる。

#### 4. 図面の簡単な説明

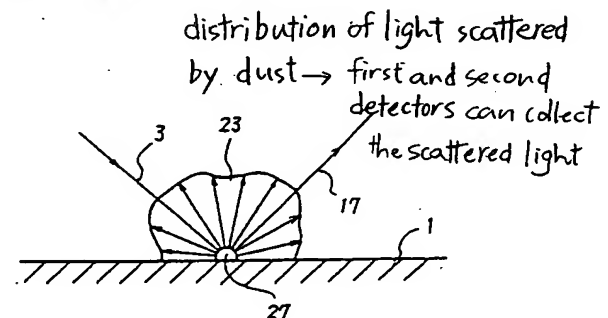
第1図は本発明の一実施例の欠陥検査装置の構成図、第2図乃至第5図は同じく欠陥検査の説明

図、第6図は欠陥検査結果を示す図、第7図は従来の欠陥検査装置の説明図である。

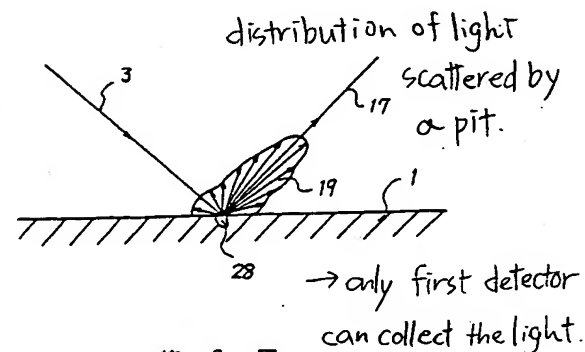
- (1) … ウェーハ (被検査物),
- (3) … レーザ光,
- (5) … 第1受光部,
- (6) … 第2受光部,
- (7) … 欠陥検出部,
- (8) … 制御部 (判定回路),
- (17) … 正反射光路,
- (18) … 遮光板,
- (19) … 散乱光,
- (20) … 集光レンズ (第1光学系),
- (21) … 受光素子 (第1 ———),
- (23) … 散乱光,
- (24) … 集光レンズ (第2光学系),
- (25) … 受光素子 (第2 ———),
- (26) … 2値化回路 (第1の ———),
- (27) … 2値化回路 (第2の ———),
- (30) … マルチバイブレータ (第1のパルス信号発生回路),
- (32) … マルチバイブレータ (第2のパルス信号発生回路),
- (33) … AND回路 (ゲート回路)。



第 1 図

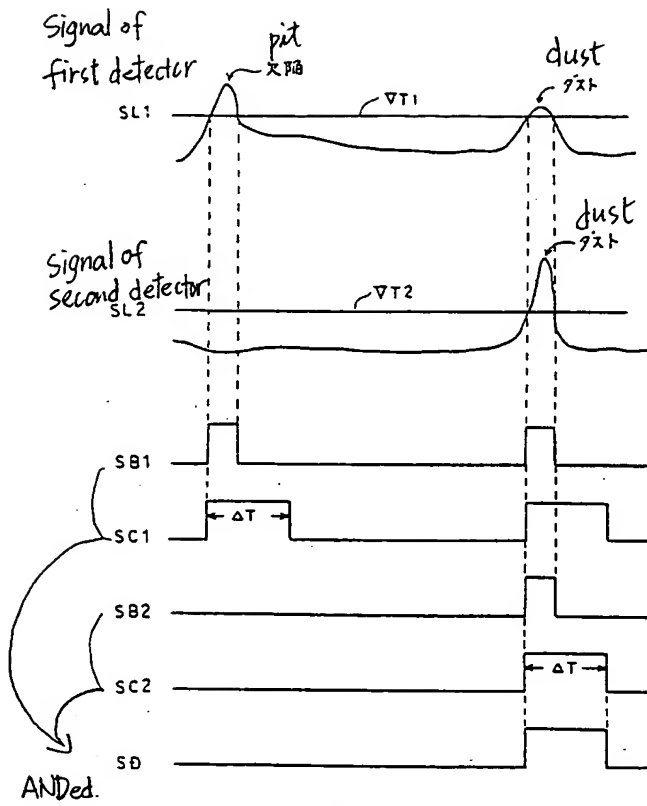


第 2 図

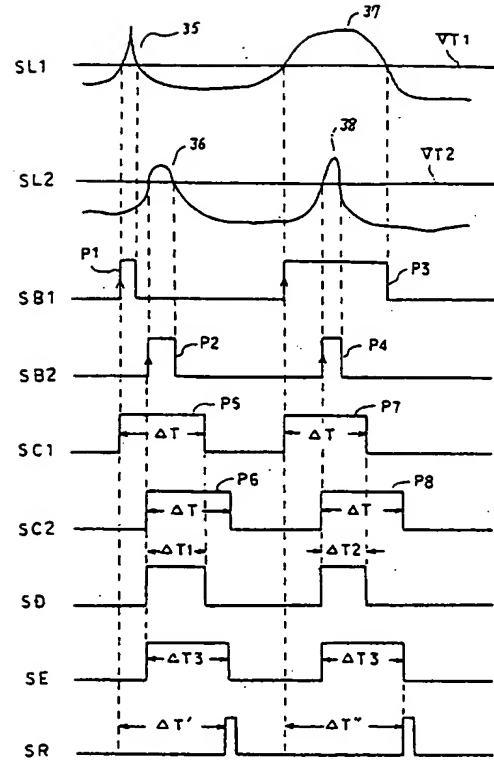


第 3 図

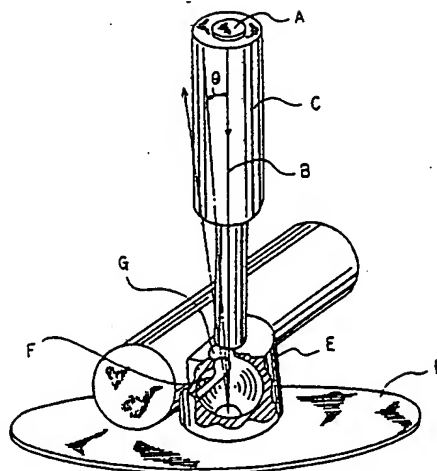




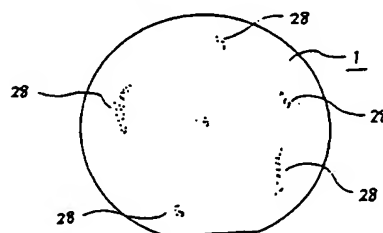
第 4 図



第 5 図



第 7 図



第 6 図